Описание операционного автомата

Операнды разрядностью 4 байта поступают по входной шине в прямом коде, результат в прямом коде выводится по выходной шине. В регистр RG2 поступает мантисса операнда без знакового разряда. Поэтому несдвиговый регистр RG2 имеет 23 разряда.

X – проверка наличия операндов на входной шине

P0 – проверка делителя на 0

P1 – проверка делителя на 0

P2 – проверка на ПРС

P3 – проверка на истинное ПМР

P4 – проверка на временное ПМР

P5 – знак разности порядков

P6 – проверка на окончание цикла деления

P7 – проверка на корректировку частного

Z – проверка возможности выдачи результата на выходную шину

y0 – сброс триггеров T3, T4, T5, T6, запись в триггер T1, обнуление регистра RG4

y1 – запись в регистры RG1, RG2, в триггер T2

y2 – обнуление счетчика CT1, обнуление регистра RG3

y3 – запись в регистр RG4

y4 – запись в счетчик CT1 и триггер T3

y5 – сигнал о необходимости вычитания содержимого регистра RG2

y6 – уменьшение счетчика CT1 на единицу

y7 – сдвиг вправо регистра RG1, сдвиг влево регистра RG3, переключение триггера T6

y8 - увеличение счетчика CT1 на единицу

y9 - сброс триггеров T1, T2

y10 – выдача результата на шину

y11 – установка триггера T4 в единицу

y12 – установка триггера T5 в единицу